

Отладочный модуль 68HC11EVB

Техническое описание

Содержание

Содержание	1
1. Введение.	2
2. Назначение	2
3. Технические характеристики	2
4. Структура 68HC11EVB и краткое описание основных узлов.	2
5. Органы управления и индикации.	4
6. Связь с внешними объектами.	6
7. Устройство и работа 68HC11EVB.	10
8. Дополнительные возможности отладочного модуля.	14
9. Подготовка к работе	15

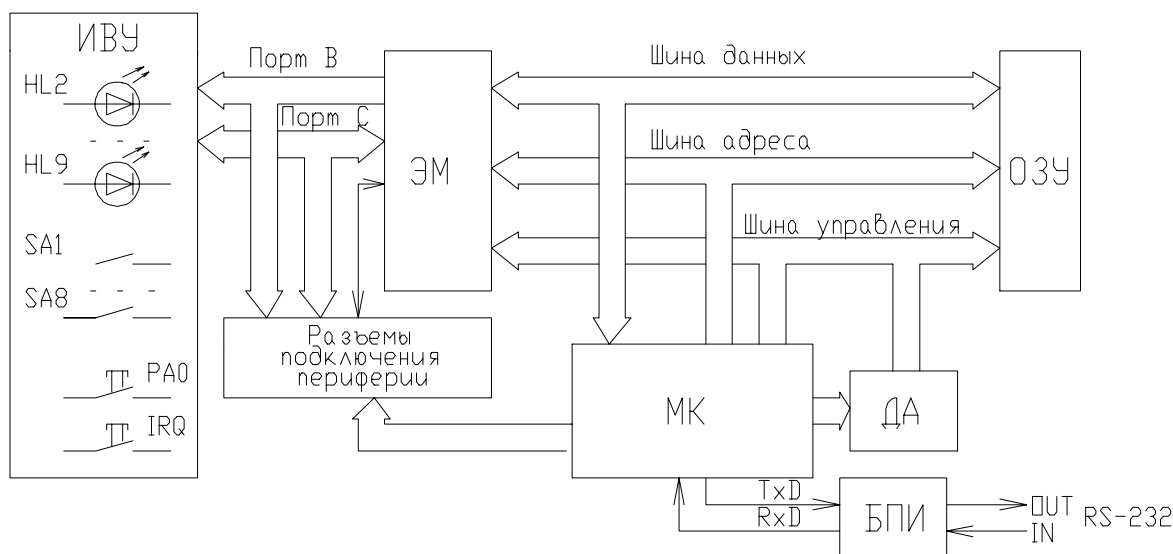


Рис. 1. Структурная схема отладочного модуля 68HC11EVB.

В состав 68HC11EVB входят следующие узлы:

- блок микроконтроллера (МК);
- дешифратор адреса и сигналов управления (ДА);
- блок оперативной памяти (ОЗУ);
- блок последовательного интерфейса (БПИ);
- эмулятор портов В и С микроконтроллера (ЭМ);
- блок имитатора внешних устройств (ИВУ);

В блок микроконтроллера входит однокристальная микроЭВМ MC68HC11E1 (вместо нее в панель может быть также установлены микроЭВМ серий A0, A1, A8, E0, E2, E9), буфер магистрали данных и управления, буфер старшего байта адреса, а также регистр младшего байта адреса.

Буфер данных служит для увеличения нагрузочной способности шины данных микроконтроллера. Буфер переключается на ввод данных при чтении команд или данных из памяти или внешних устройств. С целью увеличения нагрузочных способностей соответствующих линий микроконтроллера используются буфер управления и буфер старшего байта адреса. Регистр младшего байта адреса фиксирует младший байт адреса, который выводится через те же выходы HC11, что и данные.

Дешифратор адреса и сигналов управления формирует сигналы управления для памяти и внешних устройств. Выборка ОЗУ производится при обращении по адресам \$C000-\$FFFF. Сигнал внешней выборки эмулятора портов производится при установленных битах A9-A11 и при отсутствии обращения к ОЗУ. Также здесь формируются сигналы чтения (R/) и записи (W/).

Блок оперативной памяти команд содержит две ИС ОЗУ типа 6264 объемом по 8 Кбайт. Пользователь имеет возможность записывать и считывать данные из ОЗУ, а также вводить и запускать программы.

Блок последовательного интерфейса преобразует выходной сигнал TxD HC11 с уровнем ТТЛ в сигнал с уровнем -12В/+12В (OUT), а также преобразует сигнал с линии RS-232 (IN) в сигнал с ТТЛ-уровнем, подаваемый на вход RxD HC11.

Функцию *Эмулятора портов В и С микроконтроллера* выполняет БИС 68HC24. Порты В и С HC11 задействованы на обмен с внешней памятью и для возможности эмуляции их работы в однокристальном режиме используется 68HC24.

Схема имитатора внешних устройств предназначена для формирования воздействий на HC11 через порт С эмулятора портов и отображения состояния порта В эмулятора портов. Клавиша “РА0” со схемой антидребезга используется для формирования воздействия на вход схемы входного захвата IC3 HC11 при изучении работы внутреннего таймера (или для формирования воздействия на вывод 0 порта А). Клавиша “IRQ” предназначена для формирования сигнала прерывания на входе IRQ* HC11.

5. Органы управления и индикации.

Расположение переключателей, перемычек, светодиодов модуля, а также расположение разъемов на плате представлено на рис.2. Всего на плате установлено 11 перемычек (J1-J11), описание которых приводится ниже:

- **J1, J2** - управление источником синхронизации HC11

Таблица 1

Положение J1	Положение J2	Источник синхронизации 68HC11
1-2 (перемычка установлена)	2-3	кварцевый резонатор 8 МГц, установленный на плате
перемычка снята	1-2	внешний сигнал подаваемый на вывод 7 (“EXTAL”) разъема X3 или X4

- **J3, J4** - подключение блока последовательного интерфейса к HC11. Установленная перемычка J4 подключает вывод PD1 (TXD) HC11 ко входу передатчика последовательного интерфейса. Установленная перемычка J3 подключает выход приемника последовательного интерфейса к выводу PD0 (RXD) HC11.

- **J5, J6** - выбор режима работы HC11 после сброса. Перемычка J5 управляет сигналом MODA HC11 (установленная перемычка соответствует “0”, отсутствие перемычки - “1”), перемычка J6 - сигналом MODB.

Таблица 2

J5	J6	состояние MODA	состояние MODB	Режим работы HC11
установлена	установлена	0	0	специальный режим загрузки
установлена	снята	0	1	однокристальный режим
снята	установлена	1	0	специальный режим теста
снята	снята	1	1	расширенный режим

- **J7, J8** - подача опорных напряжений на внутреннее АЦП HC11. Если установлена перемычка J7, на вывод VRH HC11 подается напряжение +5В. При установленной перемычке J8, вывод VRL HC11 подключается к земле.

- **J9** - подача напряжения программирования (+12.25 В) на вывод XIRQ* HC11. Если перемычка J9 снята, на вход XIRQ* поступает через резистор напряжение +5В (таким образом обеспечивается уровень “1”). Если перемычка J9 установлена (при этом загорается красный светодиод HL1), на вход XIRQ* подается напряжение программирования Vpp с вывода 4 разъема X1, необходимое для программирования встроенного ПЗУ HC11.

- **J10** - подключение клавиши “PA0” к выводу PA0 HC11. При установленной перемычке J10, на вывод PA0 HC11 поступает либо “1” (клавиша PA0 не нажата), либо “0” (клавиша PA0 нажата).

- **J11** - разрешение прерывания по линии IRQ* от эмулятора портов 68HC24. Прерывание разрешается при установленной перемычке J11.

Переключатели SA1-SA8 предназначены для формирования входных воздействий на линии порта С эмулятора портов и соответствуют линиям PC0-PC7 порта (логический “0” формируется в нижнем положении переключателя). Светодиоды HL2-HL9 отображают состояние линий порта В эмулятора портов и соответствуют линиям PB0-PB7 порта (горящий светодиод индицирует наличие логической “1” на соответствующей линии).

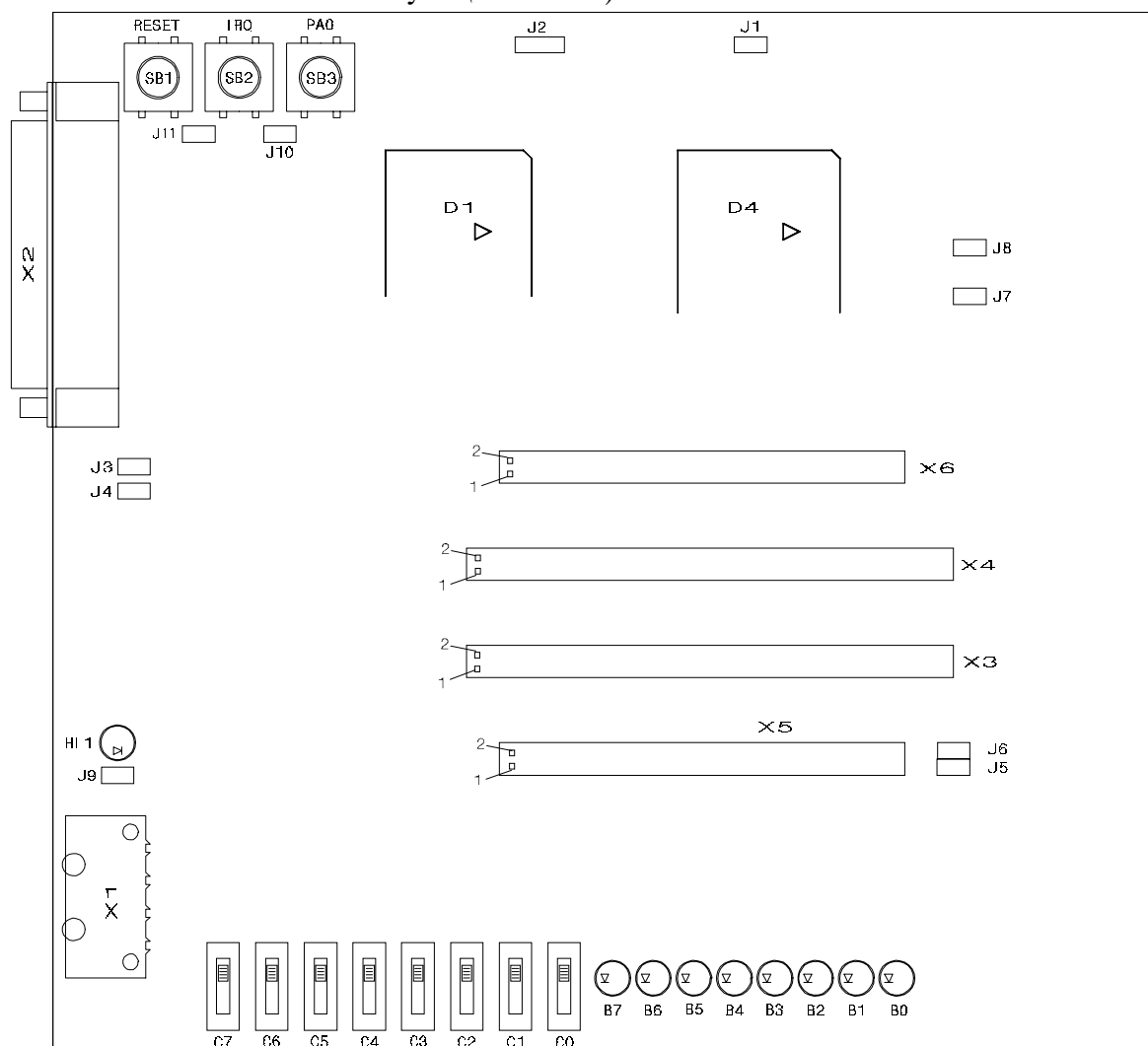


Рис. 2 Расположение органов управления и индикации на плате модуля.

6. Связь с внешними объектами.

Связь отладочного модуля 68HC11EVB с внешними объектами осуществляется через четыре разъема: "ПИТ" (питание), "ПСИ" (последовательный интерфейс), "РМ" (расширенная магистраль), и "МЭ" (магистраль эмуляции однокристалльного режима). Расположение разъемов показано на рис. 2.

Разъем *ПИТ* (X1) предназначен для подключения источника питания, его внешний вид представлен на рис.3, а назначение выводов приведено в табл.3. В качестве разъема X1 на плате установлена вилка типа THP-4MR, в качестве ответной части ей соответствует гнездо типа TH-4F (или аналогичное, например, гнездо питания 5" дисководов).

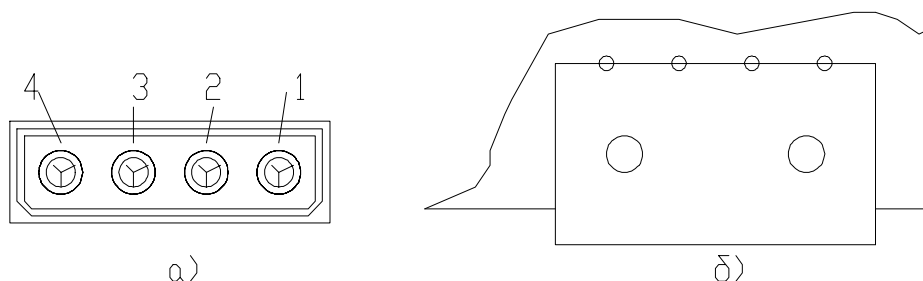


Рис.3. Разъем для подключения источника питания X1 (а), вид сверху на плате (б).

Таблица 3
Назначение выводов разъема ПИТ

Конт	Цепь	Назначение
1	+5В	Напряжение +5В, вход, потребление до 1 А
2	GND	Общий
3	GND	Общий
4	Vpp	Напряжение +12.25В, вход, потребление до 200 мА

Разъем *ПСИ* (X2) предназначен для подключения к внешней ЭВМ, обменивающихся информацией с 68HC11EVB по последовательному интерфейсу RS-232. Его внешний вид представлен на рис. 4, а назначение выводов приведено в табл. 4. В качестве разъема X2 на плате установлен 25-выводной разъем (гнездо) DRB-25F. В качестве ответной части ему соответствует вилка, например, DB-25M (Рис. 5). При работе с программными отладочными средствами модуль через разъем X2 подключается к последовательному порту COM 1 или COM2 IBM PC (рис. 6). Для подключения к последовательному порту компьютера можно использовать разъем DB-9F (рис. 7). Соответствие между выводами разъемов DB-25M и DB-9F для создания соединителя между модулем и ЭВМ следующее:

вывод DB-25М (модуль)	соответствующий вывод DB-9F (IBM PC)
2 (вход приемника)	3 (выход передатчика)
3 (выход передатчика)	2 (вход приемника)
7 (земля)	5 (земля)

Графически это соответствие представлено на рис.8.

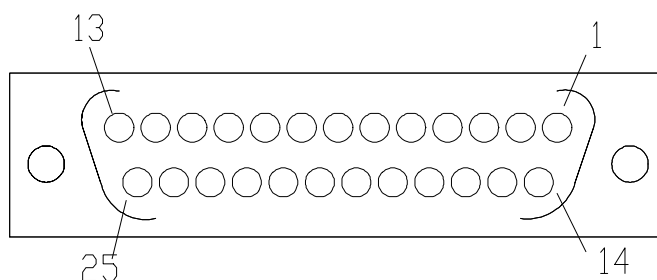


Рис.4 Разъем последовательного интерфейса X2 (гнездо).

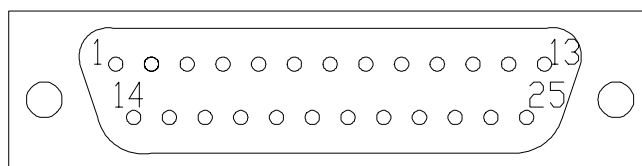


Рис.5 Ответная часть к разъему последовательного интерфейса (вилка).

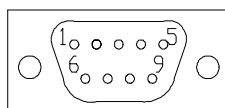


Рис.6 Разъем последовательного порта IBM PC (вилка).

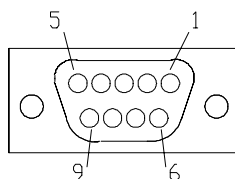


Рис.7 Ответная часть к разъему последовательного порта IBM PC (гнездо).

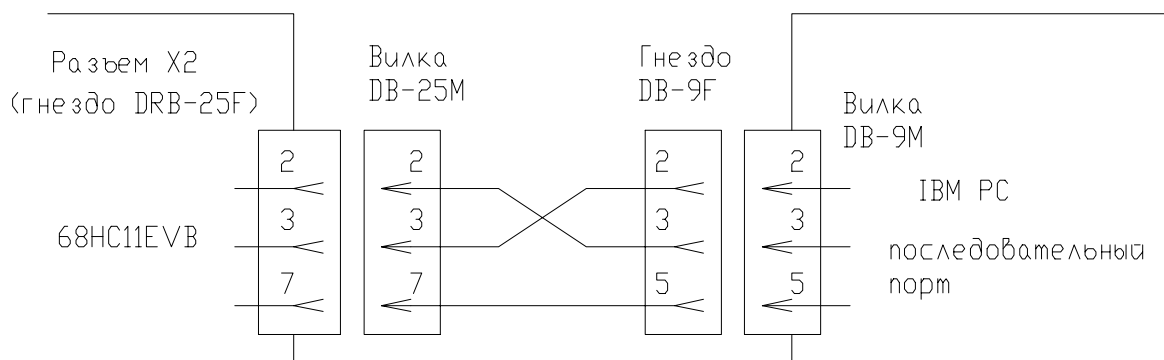


Рис.8 Соединение разъемов между 68HC11EVB и IBM PC.

Таблица 4
Назначение выводов разъема ПСИ

Конт	Цепь	Назначение
2	IN	Вход приемника сигнала RS-232
3	OUT	Выход передатчика сигнала RS-232
7	GND	Общий

Разъем *PM* (X4) предназначен для подключения таких устройств, как дополнительная внешняя память или внешние устройства, включаемые в адресное пространство HC11. Для их подключения на разъем выведены все линии 68HC11E1, кроме линий портов В и С, а также линий XTAL и EXTAL (подробнее о сигнале “EXTAL” см. разделы 5 и 7). Вместо сигналов порта В выводятся 8 старших бит магистрали адреса (A8-A15). Вместо сигналов порта С выводится недемультиплексированная совмещенная шина адреса/данных (AD0-AD7). Сигналы управления HC11 выводятся буферированными (вместо сигналов E, AS, R/W*, RES выводятся сигналы BE, BAS, BR/W*, BRES* соответственно). Внешний вид и расположение разъема на плате представлены на рис. 2, а назначение выводов приведено в табл. 5. В качестве разъема X4 используется 60-выводной 2-рядный штыревой разъем (вилка) 2x30. Расстояние между рядами 2.54 мм, расстояние между соседними выводами 2.54 мм. Высота штырей 6 мм.

Таблица 5
Назначение выводов разъема РМ

Конт	Цепь	Назначение	Конт	Цепь	Назначение
1	GD	общий	2	MODB	MODB
3	MODA	MODA	4	BAS	BAS
5	BE	BE	6	BR/W*	BR/W*
7	EXTAL	EXTAL	8	-	-
9	AD0	AD0	10	AD1	AD1
11	AD2	AD2	12	AD3	AD3
13	AD4	AD4	14	AD5	AD5
15	AD6	AD6	16	AD7	AD7
17	BRES*	BRES*	18	XIRQ*	XIRQ*
19	IRQ*	IRQ*	20	PD0	PD0
21	PD1	PD1	22	PD2	PD2
23	PD3	PD3	24	PD4	PD4
25	PD5	PD5	26	-	-
27	PA7	PA7	28	PA6	PA6
29	PA5	PA5	30	PA4	PA4
31	PA3	PA3	32	PA2	PA2
33	PA1	PA1	34	PA0	PA0
35	A15	A15	36	A14	A14
37	A13	A13	38	A12	A12
39	A11	A11	40	A10	A10
41	A9	A9	42	A8	A8
43	PE0	PE0	44	PE4	PE4
45	PE1	PE1	46	PE5	PE5
47	PE2	PE2	48	PE6	PE6
49	PE3	PE3	50	PE7	PE7
51	VRL	VRL	52	VRH	VRH
53	-	-	54	-	-
55	-	-	56	-	-
57	Vdd	+5B	58	Vdd	+5B
59	GD	общий	60	GD	общий

Разъем *МЭ* (X3) служит для подключения внешних периферийных устройств, предполагающих работу с 68HC11E1 в однокристальном режиме. При использовании прилагаемого с модулем программного обеспечения он может функционировать как микроконтроллер 68HC11E1 включенный в однокристальном режиме с отличиями указанными в разделе 7 (в части “*Эмулятор портов В и С микроконтроллера*”). В этом случае разъем X3 будет представлять для пользователя внешние выводы микроконтроллера (причем назначение выводов для одного и того же номера вывода разъема и вывода микроконтроллера совпадают). На разъем X3 не выведен сигнал XTAL. Кроме этого вывод 26 разъема (соответствует +5В микроконтроллера) не подключен, а вывод EXTAL микроконтроллера подключается к разъему при соответствующей установке перемычки J2 (см. раздел 5). Внешний вид и расположение разъема на плате представлены на рис. 2, а назначение выводов приведено в табл. 6. В качестве разъема X3 используется разъем аналогичный X4.

Таблица 6
Назначение выводов разъема МЭ

Конт	Цепь	Назначение	Конт	Цепь	Назначение
1	GD	общий	2	MODB	MODB
3	MODA	MODA	4	STRA	STRA
5	BE	BE	6	STRB	STRB
7	EXTAL	EXTAL	8	-	-
9	PC0	PC0	10	PC1	PC1
11	PC2	PC2	12	PC3	PC3
13	PC4	PC4	14	PC5	PC5
15	PC6	PC6	16	PC7	PC7
17	BRES*	BRES*	18	XIRQ*	XIRQ*
19	IRQ*	IRQ*	20	PD0	PD0
21	PD1	PD1	22	PD2	PD2
23	PD3	PD3	24	PD4	PD4
25	PD5	PD5	26	-	-
27	PA7	PA7	28	PA6	PA6
29	PA5	PA5	30	PA4	PA4
31	PA3	PA3	32	PA2	PA2
33	PA1	PA1	34	PA0	PA0
35	PB7	PB7	36	PB6	PB6
37	PB5	PB5	38	PB4	PB4
39	PB3	PB3	40	PB2	PB2
41	PB1	PB1	42	PB0	PB0
43	PE0	PE0	44	PE4	PE4
45	PE1	PE1	46	PE5	PE5
47	PE2	PE2	48	PE6	PE6
49	PE3	PE3	50	PE7	PE7
51	VRL	VRL	52	VRH	VRH
53	-	-	54	-	-
55	-	-	56	-	-
57	Vdd	+5В	58	Vdd	+5В
59	GD	общий	60	GD	общий

7. Устройство и работа 68HC11EVБ.

В этом разделе рассматриваются устройство и функционирование отладочного модуля 68HC11EVБ по разделам, соответствующим различным частям электрической принципиальной схемы модуля, выделенным по функциональному признаку и представленным на рис. 1 в виде структурной схемы. Схема электрическая принципиальная модуля представлена в Приложении 1.

Блок микроконтроллера, дешифратор адреса, блок ОЗУ. Тактовая частота работы MC68HC11E1 (D4) задается кварцевым либо резонатором BQ1 и составляет 8 МГц, либо задается внешним генератором подключенным к выводу

“EXTAL” (вывод 7) разъема X3 или X4. Выбор источника синхронизации зависит от положения переключателей J1 и J2 (см. раздел 5, табл. 1). Начальная установка осуществляется нажатием на клавишу SB1 (“RESET”), а также при включении питания с помощью цепи D5, R2 (сигнал сброса также формируется микросхемой D5 при понижении напряжения питания ниже 4.5 В). Режим работы HC11 определяется в момент сброса состоянием на выводах MODA и MODB. В модуле эти состояния фиксируются с помощью переключателей J5 и J6 (см. раздел 5, табл. 2).

В модуле предусмотрено формирование опорного напряжения для встроенного АЦП HC11 ($V_{RH}=+5V$ и $V_{RL}=0V$) при установке переключателей J7 и J8 (см. раздел 5).

Напряжение V_{pp} для программирования HC11 подается на вход XIRQ* D1 через схему на элементах R9, C24, J9. Цепь R10, VS1, HL1 служит для индикации наличия V_{pp} на входе XIRQ* (зажигание светодиода HL1). Если переключатель J9 снят (см. раздел 5), на выводе XIRQ* присутствует напряжение +5В (нормальный режим работы), если J9 установлена - на XIRQ* подается V_{pp} .

Буфер старшего байта адреса D6 используется с целью увеличения нагрузочной способности линий A8-A15 HC11 для организации объединенной внутренней и внешней (разъем X4) магистрали адреса. Регистр адреса D2 защелкивает младший байт адреса по сигналу AS D4. Буфер данных D7 служит для организации магистрали данных модуля. Буфер переключается на ввод информации сигналом чтения R^* , формируемым дешифратором адреса и сигналов управления (D11) и представляющим собой логическое “И-НЕ” сигнала чтения HC11 R/W^* и выходного тактового сигнала E, и, таким образом, переключается на ввод данных в циклах чтения ($R/W^*=“1”$) при доступе к данным ($E=“1”$). Вместе с сигналом W^* (также формируемым D11 и являющимся логическим “И-НЕ” инверсного R/W^* и сигнала E) сигнал R^* используется для управления ОЗУ модуля. ОЗУ модуля представлено микросхемами D10, D12 объемом 8 кбайт каждая. Сигнал разрешения доступа к ОЗУ формируется элементом м-мы D11 при обращении к ячейкам памяти \$C000-\$FFFF (т. е. при установленных битах A14, A15 адреса). Разделение доступа к D10 и D12 обеспечивается с помощью инвертора м-мы D9. Доступ к D10 производится при A13=“0”, доступ к D12 - при A13=“1”. Таким образом м-ма D10 отображает внешнее адресное пространство \$C000-\$DFFF, а D12 - \$E000-\$FFFF. Чтение ОЗУ разрешается при $R^*=“0”$, запись - при $W^*=“0”$.

Сигнал внешней выборки для БИС эмулятора портов (D13) формируется элементом м-мы D9. Выборка эмулятора разрешается при установленных в “1” адресных битах A9, A10, A11 и при отсутствии доступа к ОЗУ.

С целью увеличения нагрузочной способности управляющих сигналов микроконтроллера D4 (E, AS, R/W^* , RES*) для вывода их на внешнюю магистраль (разъемы X3, X4) используется буфер D3 (производится преобразование в сигналы BE, BAS, BR/ W^* , BRES*) соответственно). Также два элемента этого буфера используются для согласования блока последовательного интерфейса и линий TxD (PD1) и RxD (PD0) D4.

Блок последовательного интерфейса (D8) используется для сопряжения HC11 с RS-232C по уровням сигналов.

Микросхема D8 является преобразователем для поддержки асинхронного обмена по каналу RS-232.

Эмулятор портов В и С микроконтроллера (D13).

При работе 68HC11 с внешней памятью задействуются порты В и С. Остальные линии микроконтроллера продолжают выполнять свои обычные функции. Для того, чтобы компенсировать потерю портов используется эмулятор MC68HC24, имеющий 8-разрядные порты В и С, линии управления STRA и STRB и поддерживающий все протоколы обмена этих портов (в соответствии с протоколами обмена для портов В и С 68HC11). Для пользователя управление портами эмулятора производится аналогично управлению теми же портами HC11. Под управление портами эмулятора выделяется 64-байтная область памяти, в которой размещаются 7 регистров управления. Название этих регистров и их функциональное назначение соответствует аналогичным регистрам HC11. Младший байт адреса доступа к этим регистрам также соответствует младшему байту адреса аналогичных регистров HC11. В таблице 7 представлены названия и адреса доступа (младший байт) этих регистров.

Таблица 7.

Адрес доступа	Обозначение	Название
\$xx02	PIOC	регистр управления вводом/выводом
\$xx03	PORTC	регистр данных порта С
\$xx04	PORTB	регистр данных порта В
\$xx05	PORTCL	дополнительный регистр-защелка порта С
\$xx07	DDRC	регистр направления порта С
\$xx3C	HPRIO	регистр высшего приоритета I-прерывания
\$xx3D	INIT	регистр отображения памяти

Старший байт адреса доступа этих регистров для данного модуля выглядит следующим образом: xxxx111x. Последний бит может принимать любое значение, а четыре старших задаются в регистре INIT эмулятора. Регистр INIT эмулятора отличается от регистра INIT HC11 тем, что в нем используется только четыре младших бита:

b7	b6	b5	b4	b3	b2	b1	b0	
-	-	-	-	REG3	REG2	REG1	REG0	\$xx3D
0	0	0	0	0	0	0	1	RESET

Четыре бита REG3-REG0 регистра INIT соответствуют четырем старшим битам адреса доступа блока регистров. После сброса регистр INIT инициализируется значением \$01, и таким образом его адрес доступа после сброса: \$1E3D или \$1F3D (в данном модуле). Если адрес доступа блока регистров перекрывается с внешней памятью, приоритет имеет внешняя память. В отличие от регистра INIT HC11 в регистр INIT эмулятора, после сброса в нормальном режиме работы, можно произвести только одну запись (но эта возможность сохраняется на протяжении всего времени работы), после чего регистр становится доступным только для чтения. При работе в специальных режимах (бит SMOD регистра HPRIO равен "1"), регистр INIT позволяет многократную перезапись информации.

Регистр HPRIO эмулятора также отличается от регистра HPRIO HC11:

b7	b6	b5	b4	b3	b2	b1	b0	
-	SMOD	-	IRV	-	-	-	-	\$xx3C
0	-	0	-	0	0	0	0	RESET

Здесь используются только два бита: SMOD и IRV, чтение остальных битов всегда возвращает логический “0”. Бит SMOD аналогичен биту SMOD регистра HPRIO HC11. Состояние после сброса и программные характеристики бита IRV аналогичны характеристикам бита IRV регистра HPRIO HC11, но функциональные характеристики отличаются:

- IRV=“0” - чтение регистров HPRIO и INIT запрещает работу буферов мультиплексированной шины адреса/данных; и позволяет выводить содержимое выбранного регистра на эту шину;

- IRV=“1” - чтение регистров HPRIO и INIT запрещает работу буферов мультиплексированной шины адреса/данных;

При сбросе этот бит сбрасывается для нормальных режимов работы и устанавливается в “1” для специальных режимов. Бит IRV автоматически сбрасывается при сбросе бита SMOD.

Остальные регистры эмулятора аналогичны соответствующим регистрам HC11. Прерывание при работе портов поступает на внешний вывод запроса прерывания IRQ* контроллера HC11 при установленной перемычке J11 (см. рис. 2, раздел 5). О некоторых, для большинства применений незначительных, отличиях в аппаратном функционировании эмулятора смотри техническое описание на MC68HC24.

Схема имитатора внешних устройств включает переключатели для ввода двоичной информации в порт С эмулятора, светодиоды для индикации состояния порта В эмулятора, клавишу “РА0” со схемой антидребезга для управления линией РА0/IC3 порта А микроконтроллера и клавишу “IRQ” для вызова прерывания по линии IRQ* микроконтроллера.

Клавиша “РА0” (SB3) работает при установленной перемычке J10 и обеспечивает формирование логического “0” на выводе РА0/IC3 HC11 (в нажатом состоянии) или логической “1” (в отжатом состоянии). Клавиша может использоваться, например, для моделирования функции входного захвата IC3 микроконтроллера.

В нажатом состоянии клавиша “IRQ” (SB2) формирует логический “0” на линии IRQ* HC11 тем самым определяя запрос на прерывание по этой линии. Если по линии IRQ* нет запроса на прерывание, на ней поддерживается высокий уровень (через резистор R10).

Буфер D14 согласует выходы порта В эмулятора со светодиодами HL2-HL9, обеспечивая необходимый для светодиодов ток (горящий светодиод индицирует наличие логической “1” на соответствующей линии порта). Переключатели SA1-SA8 служат для ввода двоичной кодовой комбинации через порт С эмулятора. Замкнутый переключатель (находящийся в нижнем положении) подает логический “0” на соответствующую линию порта, разомкнутый - “1”.

8. Дополнительные возможности отладочного модуля.

Кроме возможности работы с микроконтроллерами серий А и Е отладочный модуль также может использоваться для поддержки микроконтроллеров серии D (D0, D3). Для подключения микроконтроллеров этой серии на плате модуля предусмотрено место для установки панели типа PLCC-44 (см. D1 на рис. 2), а также места для установки разъема расширенной магистрали (X6 на рис. 2) и магистрали эмуляции однокристалльного режима (X5 на рис. 2). По своему назначению эти разъемы аналогичны разъемам X4 и X3. Внешний вид разъемов и их расположение на плате показано на рис. 2. Назначение выводов разъемов X6 и X5 представлено в табл. 8 и 9 соответственно.

При работе с микроконтроллерами семейства D, следует иметь в виду, что при эмуляции однокристалльного режима теряется возможность управления линиями PD6, PD7 из-за особенностей микросхемы эмулятора MC68HC24, предназначенной, в оригинале, для замены портов В и С микроконтроллеров серии Е.

Таблица 8
Назначение выводов разъема РМ (для контроллеров серии D)

Конт	Цепь	Назначение	Конт	Цепь	Назначение
1	GD	общий	2	GD	общий
3	AD0	AD0	4	AD1	AD1
5	AD2	AD2	6	AD3	AD3
7	AD4	AD4	8	AD5	AD5
9	AD6	AD6	10	AD7	AD7
11	XIRQ*	XIRQ*	12	BR/W*	BR/W*
13	BAS	BAS	14	BRES*	BRES*
15	IRQ*	IRQ*	16	PD0	PD0
17	PD1	PD1	18	PD2	PD2
19	PD3	PD3	20	PD4	PD4
21	PD5	PD5	22	-	-
23	PA7	PA7	24	PA6	PA6
25	PA5	PA5	26	PA4	PA4
27	PA3	PA3	28	PA2	PA2
29	PA1	PA1	30	PA0	PA0
31	-	-	32	A15	A15
33	A14	A14	34	A13	A13
35	A12	A12	36	A11	A11
37	A10	A10	38	A9	A9
39	A8	A8	40	MODB	MODB
41	MODA	MODA	42	BE	BE
43	EXTAL	EXTAL	44	-	-
45	-	-	46	-	-
47	Vdd	+5B	48	Vdd	+5B
49	GD	общий	50	GD	общий

Таблица 9

Назначение выводов разъема МЭ (для контроллеров серии D)

Конт	Цепь	Назначение	Конт	Цепь	Назначение
1	GD	общий	2	GD	общий
3	PC0	PC0	4	PC1	PC1
5	PC2	PC2	6	PC3	PC3
7	PC4	PC4	8	PC5	PC5
9	PC6	PC6	10	PC7	PC7
11	XIRQ*	XIRQ*	12	-	-
13	-	-	14	BRES*	BRES*
15	IRQ*	IRQ*	16	PD0	PD0
17	PD1	PD1	18	PD2	PD2
19	PD3	PD3	20	PD4	PD4
21	PD5	PD5	22	-	-
23	PA7	PA7	24	PA6	PA6
25	PA5	PA5	26	PA4	PA4
27	PA3	PA3	28	PA2	PA2
29	PA1	PA1	30	PA0	PA0
31	-	-	32	PB7	PB7
33	PB6	PB6	34	PB5	PB5
35	PB4	PB4	36	PB3	PB3
37	PB2	PB2	38	PB1	PB1
39	PB0	PB0	40	MODB	MODB
41	MODA	MODA	42	BE	BE
43	EXTAL	EXTAL	44	-	-
45	-	-	46	-	-
47	Vdd	+5B	48	Vdd	+5B
49	GD	общий	50	GD	общий

9. Подготовка к работе

Перед началом работы следует установить необходимые перемычки, подключить разъем питания и требуемые периферийные разъемы. При подключении перемычек руководствоваться разделом 5. Для работы с прилагаемым программным обеспечением необходимо наличие перемычек J1, J2 в положение 2-3 (источник синхронизации кварцевый резонатор 8 МГц), J3, J4 (специальный режим загрузчика), J7, J8 (разрешение работы последовательного интерфейса). Перемычка J9 должна быть установлена в положение 1-2, при обычном режиме работы HC11 и в положение 2-3, при программировании внутреннего ПЗУ HC11. Подключить источник питания к разъему "ПИТ" модуля. При необходимости подключить внешние устройства к разъемам "РМ" и "МЭ", а также кабель от управляющей ЭВМ к разъему "ПСИ". О подключении разъемов см. раздел 6. Подать питающие напряжения на модуль.

Провести начальную установку нажатием на клавишу "RESET". После этого модуль готов к работе.